

TRANSMITTAL FORM

(to be used for all correspondence after initial filing)

Total Number of Pages in This Submission

26

Application Number

10/773,954

Filing Date

February 6, 2004

First Named Inventor

Zhen Chen

Art Unit

2826

Examiner Name

Abraham, Fetsum

Attorney Docket Number

021653-001700US

ENCLOSURES (Check all that apply)

- | | | |
|---|---|--|
| <input type="checkbox"/> Fee Transmittal Form
<input type="checkbox"/> Fee Attached
<input type="checkbox"/> Amendment/Reply
<input type="checkbox"/> After Final
<input type="checkbox"/> Affidavits/declaration(s)
<input type="checkbox"/> Extension of Time Request
<input type="checkbox"/> Express Abandonment Request
<input type="checkbox"/> Information Disclosure Statement
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s) 24 pages
<input type="checkbox"/> Response to Missing Parts/Incomplete Application
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53 | <input type="checkbox"/> Drawing(s)
<input type="checkbox"/> Licensing-related Papers
<input type="checkbox"/> Petition
<input type="checkbox"/> Petition to Convert to a Provisional Application
<input type="checkbox"/> Power of Attorney, Revocation
Change of Correspondence Address
<input type="checkbox"/> Terminal Disclaimer
<input type="checkbox"/> Request for Refund
<input type="checkbox"/> CD, Number of CD(s) _____ | <input type="checkbox"/> After Allowance Communication to Technology Center (TC)
<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Status Letter
<input checked="" type="checkbox"/> Other Enclosure(s) (please identify below):
Return Postcard |
|---|---|--|

Remarks

The Commissioner is authorized to charge any additional fees to Deposit Account 20-1430.

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name

Townsend and Townsend and Crew LLP

Richard T. Ogawa

Reg. No. 37,692

Signature

Date

12/8/04

CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.

Typed or printed name

TIFFANY WU

Signature

Date

12/8/04

证 明

本证明之附件是向本局提交的下列专利申请副本

申 请 日 期: 2003. 12. 30

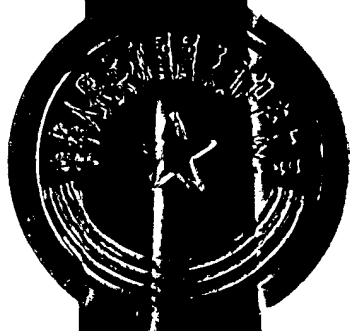
申 请 号 数: 2003101229626

申 请 别 类: 发明

发 明 名 称: 用于将铜与金属- 绝缘体- 金属电容器结合的方法和结构

申 请 人: 中芯国际集成电路制造(上海)有限公司

发 明 人: 陈真、史望澄



中华人民共和国
国家知识产权局局长

王 景 川

2004 年 11 月 19 日

CERTIFIED COPY OF
PRIORITY DOCUMENT

NOT A TRUE COPY

1. 一种集成电路器件，该器件包括：
 - 衬底；
 - 5 覆于所述衬底上的绝缘层；
 - 覆于所述绝缘层上的铜金属层；
 - 覆于所述铜金属层上的刻蚀阻挡层；
 - 覆于所述刻蚀阻挡层上的介电材料夹层，所述介电材料夹层包括一上表面；
 - 10 形成于所述介电材料夹层的一个区域内的、从所述上表面穿过所述刻蚀阻挡层到所述铜金属层的多个层间连接开口；
 - 在所述多个层间连接开口的每一个中的铜填充材料，用于形成从所述上表面穿过所述刻蚀阻挡层延伸到所述铜金属层的多个铜结构；
 - 覆于所述多个铜结构的每一个之上的第一隔离金属层，用于形成电容
 - 15 器结构的第一电极；
 - 覆于所述第一隔离金属层上的绝缘层，用于形成电容器结构的绝缘层；
 - 覆于所述绝缘层上的第二隔离金属层，用于形成第二电极。
2. 如权利要求 1 所述的器件，其中所述绝缘层是氮化硅，所述刻蚀阻
- 20 挡层是氮化物。
3. 如权利要求 1 所述的器件，其中所述绝缘层厚度为大约 200 到大约 1000 埃，最好为 300 到 700 埃。
4. 如权利要求 1 所述的器件，其中所述绝缘层是由等离子体化学气相沉积法得到的氮化物。
- 25 5. 如权利要求 1 所述的器件，其中所述第一隔离金属层和所述第二隔离金属层包括钽材料或钛材料。
6. 如权利要求 1 所述的器件，其中所述多个金属结构的每一个的宽度小于 0.3 微米，高度大于 7000 埃左右。
7. 如权利要求 1 所述的器件，其中所述电容器结构的电容量范围在

0.5 到 5 毫微微法拉每平方微米。

8. 如权利要求 1 所述的器件还包括覆于所述第二隔离金属层上的金属连接层。

5 9. 如权利要求 1 所述的器件, 其中所述多个金属结构包括至少 10 个或者更多。

10. 如权利要求 1 所述的器件, 其中所述铜层包括第二部分, 所述第二部分形成互连层。

11. 一种集成电路器件, 该器件包括:

衬底;

10 覆于所述衬底上的绝缘层;

覆于所述绝缘层上的铜金属互连层;

覆于所述铜金属互连层上的覆盖层, 用于将所述铜金属互连层与上覆的结构隔离;

15 覆于所述覆盖层上的第一隔离金属层, 所述第一隔离金属层不与所述铜金属互连层相接触, 用于形成第一电极结构;

覆于所述第一隔离金属层上的绝缘层, 用于形成电容器介电结构;

覆于所述绝缘层上的第二隔离金属层, 用于形成第二电极结构;

覆于所述第二隔离金属层上的刻蚀阻挡层;

20 覆于所述刻蚀阻挡层上的介电材料夹层, 所述介电材料夹层包括一上表面;

形成于所述介电材料夹层的一个区域内的、从所述上表面穿过所述刻蚀阻挡层到第二隔离金属层的层间连接开口;

所述多个层间连接开口的每一个内的铜填充材料, 用于形成从所述上表面穿过所述刻蚀阻挡层延伸到第二隔离金属层的多个铜结构; 和

25 形成于所述多个铜金属结构之上的上金属层。

12. 如权利要求 11 所述的器件, 其中所述覆盖层和第一隔离金属层保持电容器绝缘层与铜杂质隔离。

13. 如权利要求 11 所述的器件, 其中所述覆盖层保持在器件的随后的处理中电容器绝缘层与铜杂质隔离。

14. 如权利要求 11 所述的器件，其中所述器件为频率范围从大约 1MHz 或更高开始的混合信号器件。

15. 如权利要求 11 所述的器件，其中所述覆盖层为等离子体化学气相沉积法得到的氮化物。

5 16. 如权利要求 11 所述的器件，其中所述覆盖层厚度超过 300 埃。

17. 一种集成电路器件的制作方法，该方法包括：

提供衬底；

形成覆于所述衬底上的绝缘层；

形成覆于所述绝缘层上的铜金属互连层；

10 形成覆于所述铜金属互连层上的覆盖层，以将所述铜金属互连层与上层结构隔离；

形成覆于所述覆盖层上的第一隔离金属层，所述第一隔离金属层不与所述铜金属互连层相接触，以形成第一电极结构；

形成覆于所述第一隔离金属层上的绝缘层，以形成电容器介电结构；

15 形成覆于所述绝缘层上的第二隔离金属层，以形成第二电极结构；

形成覆于所述第二隔离金属层上的刻蚀阻挡层；

形成覆于所述刻蚀阻挡层上的介电材料夹层，所述介电材料夹层包括一上表面；

20 形成形成于所述介电材料夹层的一个区域内的、从所述上表面穿过所述刻蚀阻挡层到第二隔离金属层的层间连接开口；

在所述多个层间连接开口的每一个中填入铜填充材料，以形成从所述上表面穿过所述刻蚀阻挡层延伸到第二隔离金属层的多个铜结构；并且

形成覆于所述多个铜金属结构之上的上金属层。

25 18. 如权利要求 17 所述的方法还包括平坦化所述铜填充材料的暴露部分。

19. 如权利要求 17 所述的方法，其中所述上金属层包括铜材料。

20. 一种制作集成电路器件的方法，该方法包括：

提供衬底；

形成覆于所述衬底上的绝缘层；

- 形成覆于所述绝缘层上的铜金属层；
形成覆于所述铜金属层上的刻蚀阻挡层；
形成覆于所述刻蚀阻挡层上的介电材料夹层，所述介电材料夹层包括一上表面；
- 5 形成形成于所述介电夹层的一个区域内的、从所述上表面穿过所述刻蚀阻挡层到所述铜金属层的多个层间连接开口；
在所述多个层间连接开口的每一个中填入铜填充材料，以形成从所述上表面穿过所述刻蚀阻挡层延伸到所述铜金属层的多个铜结构；
形成覆于所述多个铜结构的每一个之上的第一隔离金属层，以形成电
- 10 容器结构的第一电极；
形成覆于所述第一隔离金属层上的绝缘层，以形成电容器结构的绝缘层；
形成覆于所述绝缘层上的第二隔离金属层，以形成第二电极。

用于将铜与金属—绝缘体—金属电容器结合的方法和结构

5 技术领域

本发明涉及用于半导体制作的集成电路及其加工方法。更具体地说，
本发明为集成电路提供了一种用于制作双嵌入式金属互连的电容器结构的
方法和器件。仅作为示例来说，此发明已经被应用在用于先进的集成电路
器件（例如混合信号器件）上的铜双嵌入式结构。不过，应该认识到本发
10 明具有更广泛的应用范围。例如，本发明可以应用于其他类型的金属层，
如钨，铝等等。

背景技术

集成电路或称为“IC”，已由原来的制作在单个硅片上的几个相互连
15 接的器件，发展到数百万个器件。现在集成电路提供的优越性能和复杂程
度已远远超过了最初所想象的。为了在复杂性和电路的密度（即，可被包
装到指定芯片区域的器件的数量）方面取得提高，对于每一代 IC，最小器
件线宽（feature）的大小，也称为器件的“几何形态”变得更小。现在的
半导体器件的线宽已经被制作到小于 1/4 微米了。

20 不断增长中的电路密度已不仅提高了集成电路的复杂程度和性能，而
且也为客户提供了更便宜的部件。一套集成电路制造设备可能花费几亿，
甚至十几亿美元。每套制造设备有一定的晶片产出量，并且在每片晶片上
将会有一定数量的集成电路。因此，通过使集成电路的单个器件更小，更
多的器件可以被制作在一片晶片上，这样就可以增加制造设备的产量。要
25 使器件更小是很有挑战性的，因为每一种集成电路加工方法都存在着一个
极限。那也就是说，一种给定的加工方法只能处理到某一特定的线宽大
小，因此不是加工方法就是器件的设计需要被改变。使更小的线宽大小成
为可能的技术的一个例子被称为双嵌入式结构。这样的嵌入式结构常常是
用铜材料制成，用于传统集成电路器件的多层互连设计。高速的微处理器

已经使用这种嵌入式结构，其他亦如此。

该双嵌入式结构包含第一铜金属层和第二层铜金属层。传统的铜结构在本领域中是广为人知的。虽然这样的结构有许多好处，但仍然有局限性。例如，这样的嵌入式结构本身包含着铜材料，该铜材料转移并造成与邻近的介电材料的问题。因此，隔离金属层应常被用于防止铜接触到介电材料。嵌入式结构同时也很难与例如电容器的其他的器件单元集成。这种电容器的一个例子是被用于某些混合信号集成电路器件上的金属-绝缘体-金属电容器。这些以及其他的一些限制在本说明书中会说明，在以下的陈述中会更详细地描述。

综上所述，可见一种用于加工包括了互连结构的半导体器件的改进技术是很需要的。

发明内容

根据本发明，提供了包括了用于制作半导体器件的方法的技术。更具体地说，本发明提供了用于制作用于例如混合信号器件的集成电路的双嵌入式金属互连的电容器结构的一种方法和器件。仅作为示例，本发明已经被应用在用于先进的集成电路器件的铜双嵌入式结构中。不过，应该认识到本发明具有更广泛的应用范围。例如本发明可以被应用于其他类型的金属层，如钨，铝等。

在一个特定实施例中，本发明提供了一种集成电路器件。该器件具有衬底，例如硅。绝缘层形成覆于该衬底上。铜金属层覆于该绝缘层上。器件还具有覆于铜金属层上的刻蚀阻挡层(例如，氮化硅)和覆于刻蚀阻挡层上的介电材料夹层。介电材料夹层具有一上表面。多个层间连接开口形成于介电材料夹层的一个区域内，该层间连接开口从上表面穿过刻蚀阻挡层到铜层。该器件在多个层间连接开口的每一个中有铜填充材料，用于形成从上表面穿过刻蚀阻挡层延伸到铜金属层的多个铜结构。第一隔离金属层(例如，钛、氮化钛、钽、氮化钽、铝以及任何形成夹层结构的它们的组合)覆于该多个铜结构的每一个上，用来形成电容器结构的第一电极。绝缘层(例如，氮化硅、二氧化硅和多层结构的电介质)覆于第一隔离金属

层之上，用于形成电容器结构的绝缘层。器件具有覆于绝缘层上的第二隔离金属层(例如，钛、氮化钛、钽和氮化钽)，用于形成电容器结构的第二电极。

在另一个特定实施例中，本发明提供了用于制作集成电路器件结构的方法。该方法包括提供衬底和形成覆于衬底上的绝缘层。该方法形成覆于绝缘层上的铜金属层和形成覆于该铜金属层上的刻蚀阻挡层。介电材料夹层被形成覆于刻蚀阻挡层之上。介电材料夹层包含一上表面。在介电材料夹层的一个区域内形成从上表面穿过刻蚀阻挡层到铜金属层的多个层间连接开口。该方法在多个层间连接开口的每一个中填入铜填充材料，以形成从上表面穿过刻蚀阻挡层延伸到铜金属层的多个铜结构。该方法还形成覆于多个铜结构的每一个上的第一隔离金属层，以形成电容器结构的第一电极。绝缘层被形成覆于第一绝缘金属层上，以形成电容器结构的绝缘层。第二隔离金属层被形成覆于绝缘层上，以形成第二电极。

在另一个特定实施例中，本发明提供了集成电路器件的另一种可选实施例。该器件具有衬底和覆于衬底上的绝缘层。器件具有覆于绝缘层上的铜金属互连层和覆于铜金属互连层上的覆盖层，用来将铜金属互连层与上覆的结构隔离。第一隔离金属层覆于覆盖层之上。第一隔离金属层不与铜互连层接触，用于形成第一电极结构。该器件具有覆于第一金属隔离层之上的绝缘层，用来形成电容器介电结构，并具有覆于绝缘层上的第二隔离金属层，用于形成第二电极结构。刻蚀阻挡层形成覆于第二金属隔离层上，介电材料夹层覆于刻蚀阻挡层上。该介电材料夹层具有一上表层。多个层间连接开口被形成在介电夹层的一个区域内，它们从上表面穿过刻蚀阻挡层到第二金属隔离层上。在多个层间连接开口的每一个中填有铜填充材料，用以形成从上表面穿过刻蚀阻挡层延伸至第二金属隔离层的多个铜结构。上金属层形成覆于该多个铜金属结构上。

在另一个实施例中，本发明提供了一种用于制作集成电路的方法。该方法包括提供衬底并在形成覆于衬底上的绝缘层。该方法还包括形成覆于绝缘体上的铜金属互连层，并形成覆于铜金属互连层上的覆盖层，用来隔离铜金属层和上覆的结构。该覆盖层最好使铜不与铜层形成之后的制程相

互发生作用且不对其产生不利影响。该方法包括形成覆于覆盖层上的第一金属隔离层。该隔离金属层不与铜金属互连层相接触，用于构成第一电极结构，尽管在某些区域从隔离金属层到铜可能会有电连接。该方法包括形成覆于第一隔离金属层上的绝缘层，以形成电容器介电结构。第二隔离金属层被形成覆于绝缘层上，用于形成第二电极结构。刻蚀阻挡层被形成覆于第二金属隔离层上。该方法还包括形成覆于刻蚀阻挡层上的介电材料夹层，该介电材料夹层包含一上表面。多个层间连接开口形成于该介电材料夹层的一个区域内，该层间连接开口从上表面穿过刻蚀阻挡层到第二金属绝缘层上。在该多个层间连接开口的每一个中填有铜填充材料；以形成从上表面穿过刻蚀阻挡层延伸至第二金属隔离层的多个铜结构。该方法还形成覆于该多个铜金属结构上的上金属层。

与传统技术相比，通过本发明可以获得很多好处。例如：本技术使用依靠传统技术的加工方法提供了方便。在一些实施例中，该方法提高了在晶片上的每片芯片的良率。另外，该方法提供了一种可以和传统加工工艺兼容的加工方法，而无需大量修改传统的设备和工艺。本发明优选地提供了基本上平整且光滑的第一和第二电极，该电极不会受传统制程的“浅碟问题”的影响。因此，电容量对于广泛的器件和工艺条件来说是可控的。另外，依照不同应用的需要，该电容器结构提供了一种范围从 $0.5 \sim 4$ 毫微微法拉(Femto Farads)的可靠电容器。该结构也可应用于具有 0.25 微米或更小的设计规则的器件。根据实施例，一种或更多种上述益处可以被获得。这些以及其他的益处在本说明书中被更详细描述，以下将更具体地说明。

通过参考以下详细的说明和附图，本发明的各种其它目的、特征和优点能被更彻底地理解。

附图说明

图 1 是一个传统电容器结构的简略侧视图；

图 2 的是根据本发明实施例的电容器结构的简略侧视图；

图 3 至 5 是根据本发明实施例的电容器结构形成过程与结果的简略侧

视图；和

图 6 至 8 是根据本发明实施例的电容器结构形成过程与结果的简略侧视图。

5 具体实施方式

根据本发明，提供了包括了用于制作半导体器件的方法的技术。更具体地说，本发明提供了一种用于制作用于例如混合信号器件的集成电路的双嵌入式金属互连的电容结构的方法和器件。仅作为示例，本发明已经被应用在用于先进的集成电路器件的铜双嵌入式结构。不过，应该认识到本
10 发明具有更广泛的应用范围。例如，本发明可以被应用于其他类型的金属层，如钨，铝等等。

图 1 是一种传统电容结构 100 的简略侧视图，此图只是一个示例，在这里不应不适当地限制权利要求的范围。一个本领域的普通技术人员会发现很多限制、变形和替代。如所示，传统的电容器结构 100 包括衬底
15 102，通常是硅衬底，但也可以是其他材料。该衬底包括上覆的绝缘层 101。还有一层有图案的金属层 103 覆于衬底之上。该有图案的金属层通常是铜的，形成电容器结构的底部电极。该结构还包括一层覆于有图案的金属层上的介电层 105。该介电层形成电容器的介电体，其位于底部电极板之上。介电层有一层上覆的隔离金属层 107，其充当电容器结构的上电
20 极。隔离金属层上面提供有一层上覆的覆盖层 109。多个层间连接结构 (via structure) 111 穿过介电夹层 115 和覆盖层 109 连接到上电极。所示还有形成于介电层 117 内的上金属层 113，该介电层 117 位于刻蚀阻挡层 119 之上。

侧视图还包括了金属互连结构，其包括连接到下金属层 127 的上金属
25 层 121。该下金属层位于覆于衬底之上的下覆绝缘层之上。如图所示，在介电层 101 内的下金属层也被制造出图案。上覆的介电层 105 和介电夹层 115 将上金属层和下金属层隔离。多个层间连接结构 125 连接上金属层和下金属层。金属互连结构沿电容器结构形成。

许多局限性存在于传统的电容器结构中。例如，由铜制成的下电极

103 直接与电容器的介电材料相接触。铜经常会转移到介电层上去，使得该层改变其特性。也就是说，这样的层的介电常数常常会被降低或被从铜层扩散到介电层的铜离子所污染。因此，传统的电容器结构制作困难。也就是说，在制作完下电极之后所执行的某些制程，不能和铜制程兼容。这些以及其他的一些局限性在本说明书中说明了，在下文中将作更详细的描述。

图 2 是一个根据本发明实施例的电容器结构 200 的简略侧视图。此图仅是一个示例，在这里其不应不适当地限制权利要求的范围。一个本领域的普通技术人员可以发现很多限制、变形和替代。在这个图中使用了与前图相同的标号，但不是限制性的。如图所示，电容器结构 200 包括衬底 102，通常是硅衬底，也可以是其他材料。该衬底包括上覆的隔离层 101。有图案的金属层 103 也覆于该衬底之上。

有图案的隔离金属层 201 覆于一部分金属层上。如图所指示的那样，有图案的金属层通常用铜，这会导致转移问题。该有图案的隔离金属层防止铜材料扩散到覆于在有图案的金属层上的电容器的介电材料 105 中。该介电层形成了电容器的介电体，其位于底部电极之上。该介电层有一层上覆的隔离金属层 107，其充当电容器结构的上电极。在隔离金属层之上提供有覆盖层 109。多个层间连接结构 111 穿过介电夹层 115 和覆盖层 109 连接至上电极。所示还有形成在介电层 117 内的上金属层 113，该介电层 117 位于刻蚀阻挡层 119 之上。由此可见，电容器结构就如所示。

该侧视图还包括了含有连接到下金属层 127 的上金属层 121 的金属互连结构。下金属层位于覆于衬底之上的下覆绝缘层之上。如图所示，下金属层在介电层 101 内也被制造出图案。上覆的介电层 105 和介电夹层 115 将上金属层和下金属层隔离。层间连接结构 125 连接上金属层和下金属层。金属互连结构沿电容器结构形成。

有图案的隔离金属层可以使用平板印刷和刻蚀制程来形成图案。在某些实施例中，刻蚀阻挡层应该被形成覆于金属层上，该刻蚀阻挡层可以是铜的。用铜做刻蚀阻挡层可能存在一定的困难。当然，一个本领域的普通技术人员可以发现很多变形、替代和改进。下面提供一种用于本发明实施

例的方法和所产生的结构。

根据本发明实施例的一种方法可简单介绍如下：

1. 提供一衬底；
2. 形成覆于衬底上的绝缘层；
- 5 3. 形成覆于绝缘层上的铜金属层；
4. 形成覆于铜金属层上的刻蚀阻挡层；
5. 形成覆于刻蚀阻挡层上的、具有上表面的介电夹层；
6. 形成形成于介电夹层一个区域内的、从上表面穿过刻蚀阻挡层到铜金属层的多个层间连接开口；
- 10 7. 在该多个层间连接开口的每一个中填入铜材料，以形成由上表面穿过刻蚀阻挡层延伸到铜金属层的多个铜结构；
8. 形成覆于每一个该多个铜结构的每一个之上的第一隔离金属层，以形成电容器结构的第一电极；
9. 形成覆于第一隔离金属层上的绝缘层，以形成电容器结构的绝缘层；
- 15 10. 形成覆于绝缘层上的第二隔离金属层，以形成第二电极；和
11. 根据需要执行其他步骤。

以上顺序的步骤提供了根据本发明实施例的一种方法。还有其他可供选择的方法，其中不背离这里的权利要求的范围，加入某些步骤，移除一个或多个步骤，或者一个或多个步骤按照不同的顺序进行。本发明进一步的详细说明将在本说明书中可以找到，下文中作更详细的描述。

图 3 至 5 是根据本发明实施例的电容器结构 300 形成过程与结果的简略侧视图。这些图仅作为示例，在这里其不应不适当地限制权利要求的范围。一个本领域的普通技术人员可以发现很多限制、变形和替代。如图所
25 示，该方法包括提供一衬底 301，例如硅片等，包括绝缘体上的硅。该方法包括形成覆于衬底上的绝缘层 303。绝缘层可以包括二氧化硅、氮化硅、任何它们的组合，以及多层结构。

该方法形成覆于绝缘层上的金属层 305。该金属层最好是覆于绝缘层上的铜金属层。该铜金属层是使用嵌入式的制程制成的，该制程将铜结合

到介电层 307 内。刻蚀阻挡层 309 被形成覆于铜金属层上。该刻蚀阻挡层可以包括氮化硅或者其他合适的材料。该方法还形成覆于刻蚀阻挡层上的介电材料夹层 315。该介电材料夹层包括一上表面。介电材料夹层可以选自氧化物、氮化物、任何它们的组合、掺杂氧化物, 例如 BPSG (硼硅化磷玻璃, borophosphosilicaglas)、PSG (硅化磷, phosphosilicaglass) 或 FSG (氟化硅, fluorinated silicon glass), 以及其他的低介电常数 K 材料。该方法包括形成形成于介电夹层的一个区域内的层间连接开口 311, 其从上表面穿过刻蚀阻挡层到铜金属层。在该多个层间连接开口的每一个中填入铜填充材料, 从而形成由上表面穿过刻蚀阻挡层延伸到铜金属层的多个铜结构。最好, 铜填入层间连接并且任何铜的伸出部分利用化学机械研磨方法被平坦化。该被平坦化的表面为电容器结构的底部电极提供了一个区域 319。

该方法最好还形成对应于互连 321 的结构。这样的互连包括层间连接 317, 其从表面区域穿过介电夹层和刻蚀阻挡层延伸到铜层。参考图 4, 该方法包括形成覆于该多个铜结构的每一个之上的第一隔离金属层 401, 以形成电容器结构的第一电极。隔离金属同时被用于互连结构。该被制造出图案的隔离金属层形成了电容器的第一电极结构。隔离金属层可包括含钽的材料, 如氮化钽与钽, 含钛的材料, 如氮化钛与钛, 以及其他替代材料。

该方法还形成覆于第一隔离金属层上的绝缘层 403, 以形成电容器结构的绝缘层。该绝缘层可以包括二氧化硅、氮化硅、任何它们的组合、多层结构和组合物等。该方法包括形成覆于绝缘层上的第二隔离金属层 405, 以形成第二电极以及完成电容器结构。该被制造出图案的隔离金属层, 形成了电容器的第二电极结构。隔离金属层可包括含钽的材料, 如氮化钽与钽, 含钛的材料, 如氮化钛与钛, 以及其他替代材料。

参考图 5, 该方法还包括形成覆于用于电容器结构和互连结构的第二隔离金属层之上的覆盖层 505。覆盖层可以包括任何合适的材料, 包括氮化硅 (例如, 用 PECVD (等离子体化学气相沉积, Plasma Enhanced Chemical Vapor Deposition) 方法得到的氮化物), 以及其他低温的材

料。介电材料夹层 502 被形成覆于覆盖层上。该介电材料夹层包括一个上表面。介电材料夹层可以选自氧化物、氮化物、任何它们的组合、掺杂氧化物，如 BPSG、PSG、FSG，以及其他低介电常数 K 的材料。介电材料夹层被制造出图案，以形成用金属材料填充的层间连接 501、503。金属材料可以包括经过平坦化的铜材料。当然，存在很多的变形、替代和改进。

以上顺序的步骤提供了一种根据本发明的一个实施例的方法。同样还有其他可供选择的方法，其中在不背离这里的权利要求的范围情况下，加入某些步骤，移除一个或多个步骤，或者一个或多个步骤按照不同顺序进行。此发明进一步的详细说明可以在本说明书中找到，在下文中将作更详细的描述。

根据本发明实施例的一种方法可以简单介绍如下：

1. 提供一衬底，例如，硅片；
2. 形成覆于衬底上的绝缘层；
3. 形成覆于绝缘层上的铜金属互连层；
- 15 4. 形成覆于铜金属互连层上的覆盖层，用来隔离铜金属互连层和上层结构；
5. 形成第一隔离金属层（即，不与铜金属互连层相接触的第一隔离金属层），用来形成第一电极结构；
6. 形成覆于第一隔离金属层上的绝缘层，以形成电容器介电结构；
- 20 7. 形成覆于绝缘层上的第二隔离金属层，以形成第二电极结构；
8. 形成覆于第二隔离金属层上的刻蚀阻挡金属层；
9. 形成覆于刻蚀阻挡层上的介电材料夹层；
10. 形成形成于介电夹层的一个区域内的、从上表面穿过刻蚀阻挡层到第二隔离金属层的多个层间连接开口；
- 25 11. 在该多个层间连接开口的每一个中填入铜填充材料，以形成由上表面穿过刻蚀阻挡层延伸到第二隔离金属层的多个铜结构；
12. 形成覆于该多个铜金属结构上的上金属层；
13. 根据需要执行其他步骤。

以上顺序的步骤提供了根据本发明实施例的一种方法。同样还有许多

其他可供选择的方法，其中在不背离这里的权利要求的范围的情况下，加入某些步骤，移除一个或多个步骤，或者一个或多个步骤按照不同的顺序进行。本发明进一步的详细说明在本说明书中可以找到，在下文中将作更详细的描述。

5 图 6 至 8 是根据本发明实施例的电容器结构 600 形成过程与结果的简略侧视图。此图仅作为示例，在这里其不应不适当地限制权利要求的范围。一个本领域的普通技术人员可以发现很多限制、变形和替代。如图所示，该方法开始于衬底 601，其可以是硅片等。上覆的绝缘层 603 形成于衬底的表面之上。绝缘层可以是二氧化硅、氮化硅、它们的组合或其他材料。

10 该方法包括形成覆于绝缘层上的铜金属互连层 605。该铜层使用双嵌入式的制程被制出图案。即，铜层形成于绝缘层 607 中。然后铜层利用化学机械抛光或其它类似的加工方法被平坦化。铜层具有与绝缘层 607 的表面基本上平齐的表面。该方法形成覆于铜金属互连层上的覆盖层 609，用来隔离铜金属互连层和上覆的结构。覆盖层可以是氮化硅层或其他使器件在处理时不会与铜互连层相干扰的材料。

15 该方法包括形成覆于覆盖层上的第一隔离金属层 611。此时，第一隔离金属层是不与铜互连层接触的。由于这样，第一隔离金属层可以使用覆盖层作为刻蚀阻挡层而被制作出图案，刻蚀阻挡层防止铜干扰隔离金属层的刻蚀处理。该有图案的隔离金属层，形成了电容器的第一电极结构。隔离金属层可以包括含钽的材料，如氮化钽与钽，含钛的材料，如氮化钛与钛，以及其他替代材料。

25 参考图 7，该方法包括形成覆于第一隔离金属层上的绝缘层 711，用来形成电容器的介电结构。绝缘层可以包括二氧化硅、氮化硅和它们的组合，包括多层结构和组合物等等。该方法包括形成覆于绝缘层上的第二隔离金属层 713，以形成电容器的第二电极结构。隔离金属层可以包括含钽的材料，如氮化钽与钽，含钛的材料，如氮化钛与钛，以及其他替代材料。

该方法包括形成覆于第二隔离金属层上的刻蚀阻挡层 715。在某些实

- 施例中，刻蚀阻挡层被制造出图案。刻蚀阻挡层可以包括例如氮化硅的材料。参考图 8，该方法在刻蚀阻挡层上形成介电材料夹层。该介电材料夹层包括一个平坦的上表面。该方法形成形成于介电材料夹层的一个区域内的、从上表面穿过刻蚀阻挡层到第二隔离金属层的层间连接开口 803。该方法每一个层间连接开口内填入铜填充材料，以形成从上表面穿过刻蚀阻挡层延伸到第二隔离金属层的多个铜结构。填充处任何铜的暴露部分最好利用化学机械抛光或类似方法平坦化。该方法形成覆于介电材料和多个铜结构之上的覆盖层 807。然后在多个铜金属结构之上且在介电层 813 内形成上金属层 809。该上金属层可以是铜或其他合适的材料。
- 10 本电容器结构沿金属互连结构 811、805 形成，该金属互连结构形成了双嵌入式铜结构。互连结构包括连接隔离金属层 611 和上金属层 811 的层间连接 805。隔离金属层覆于覆盖层之上。如图所指示那样，层间连接形成于介电层内，并且从金属层延伸到上金属层 811。介电层 813 还具有平坦的表面。在优选实施例中，这样的互连结构与电容器结构同时形成。
- 15 当然，可能存在有许多替代、变形和改进。
- 还应认识到的是这里所描述的示例和实施例是仅用于说明目的的，而本领域的技术人员可以根据它们想到各种改进和改变，这些都被包括在本发明的精神与范围和所附权利要求的范围之内。

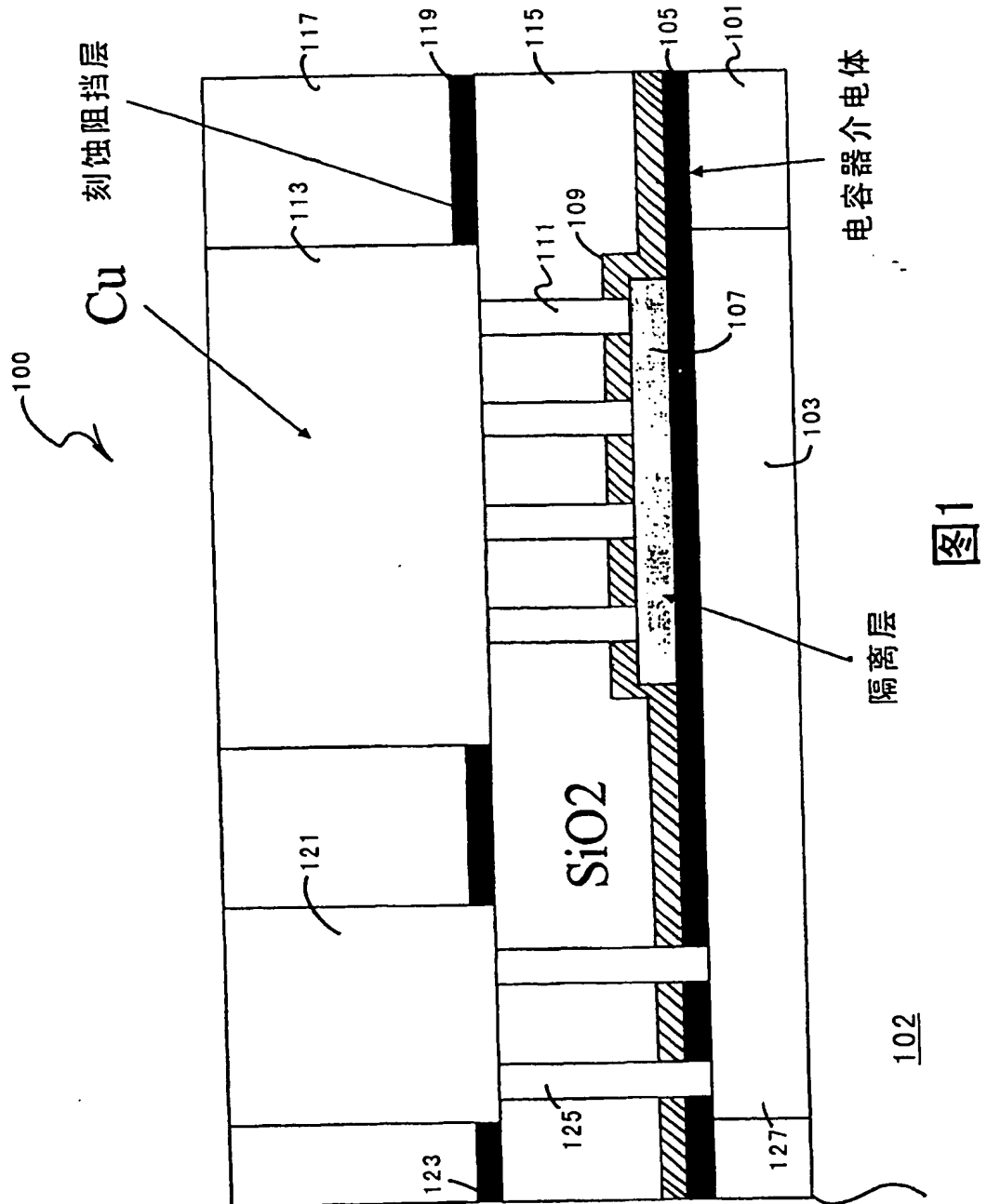


图1

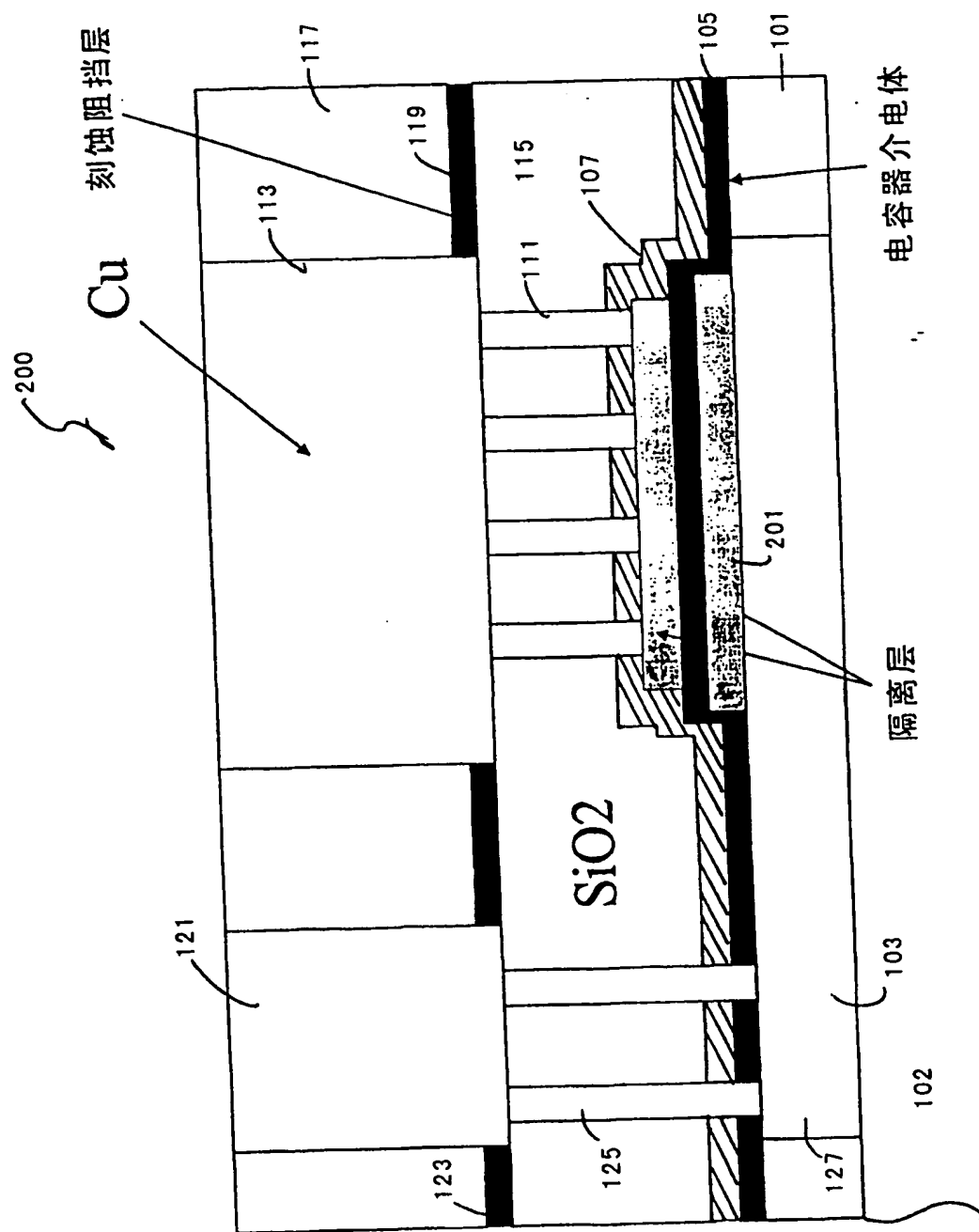


图2

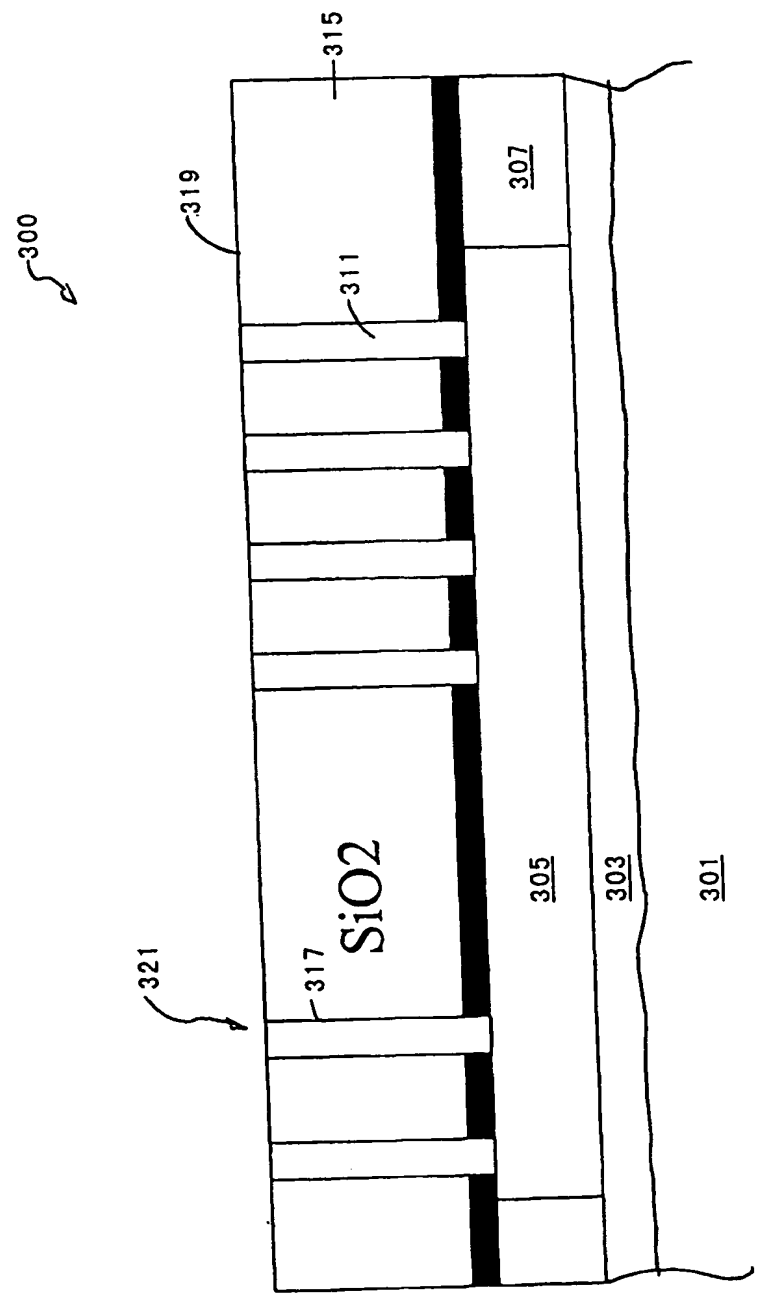


图3

电容器介电体

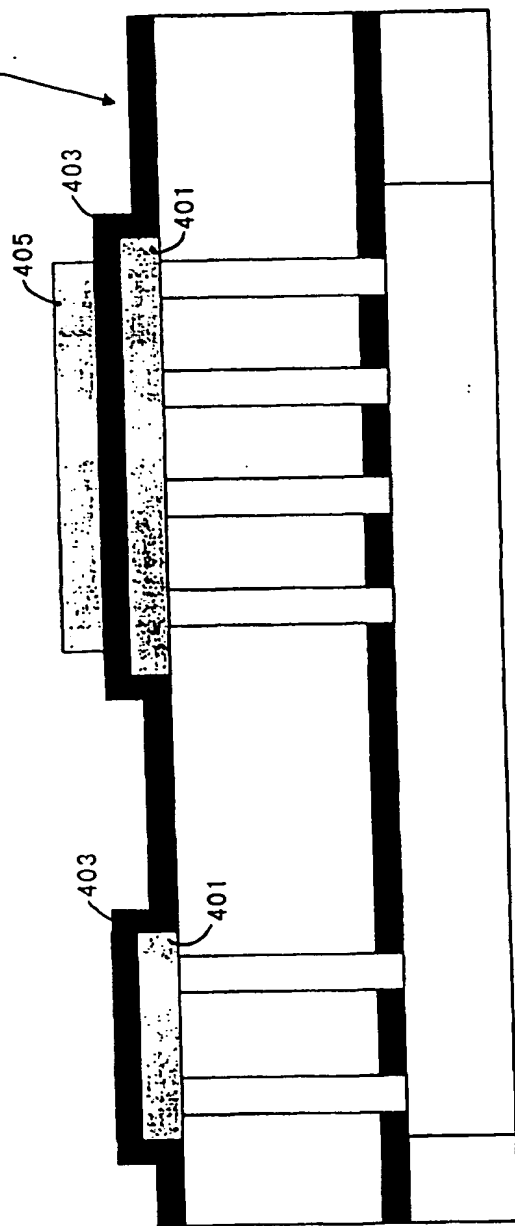


图4

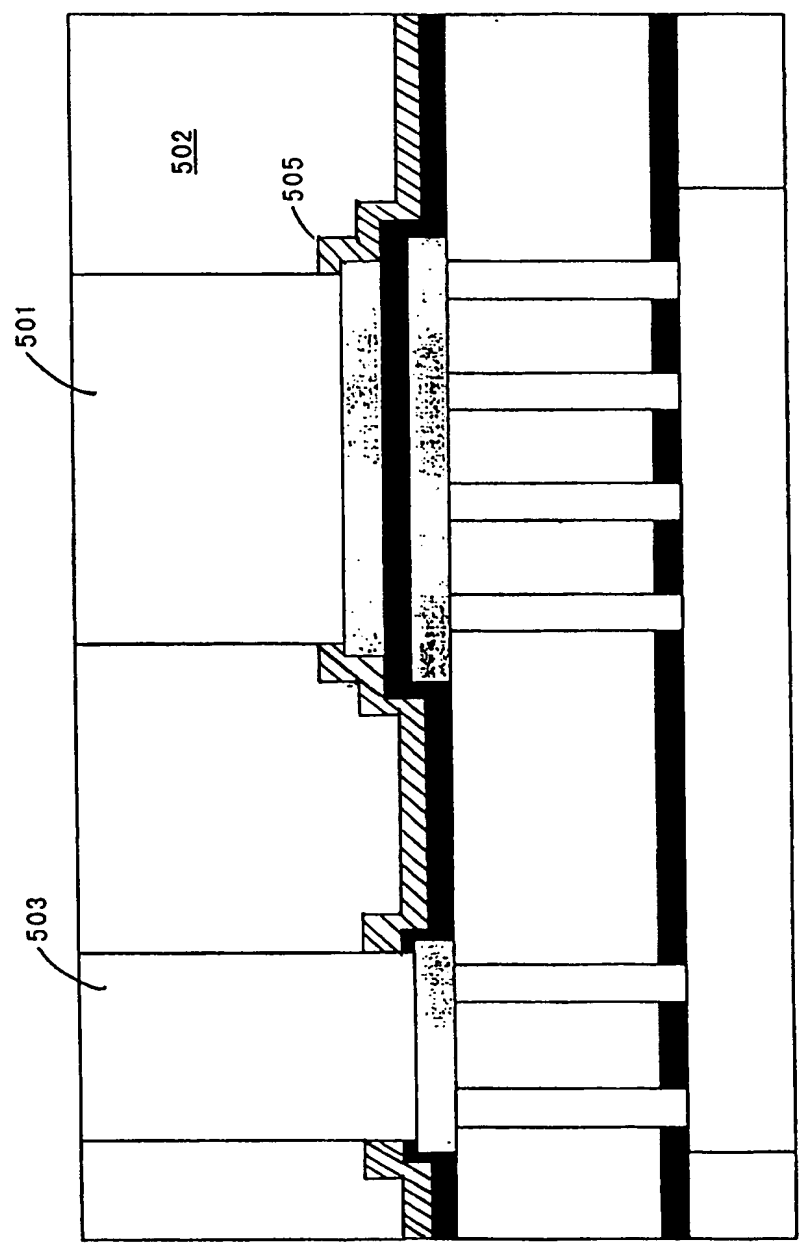


图5

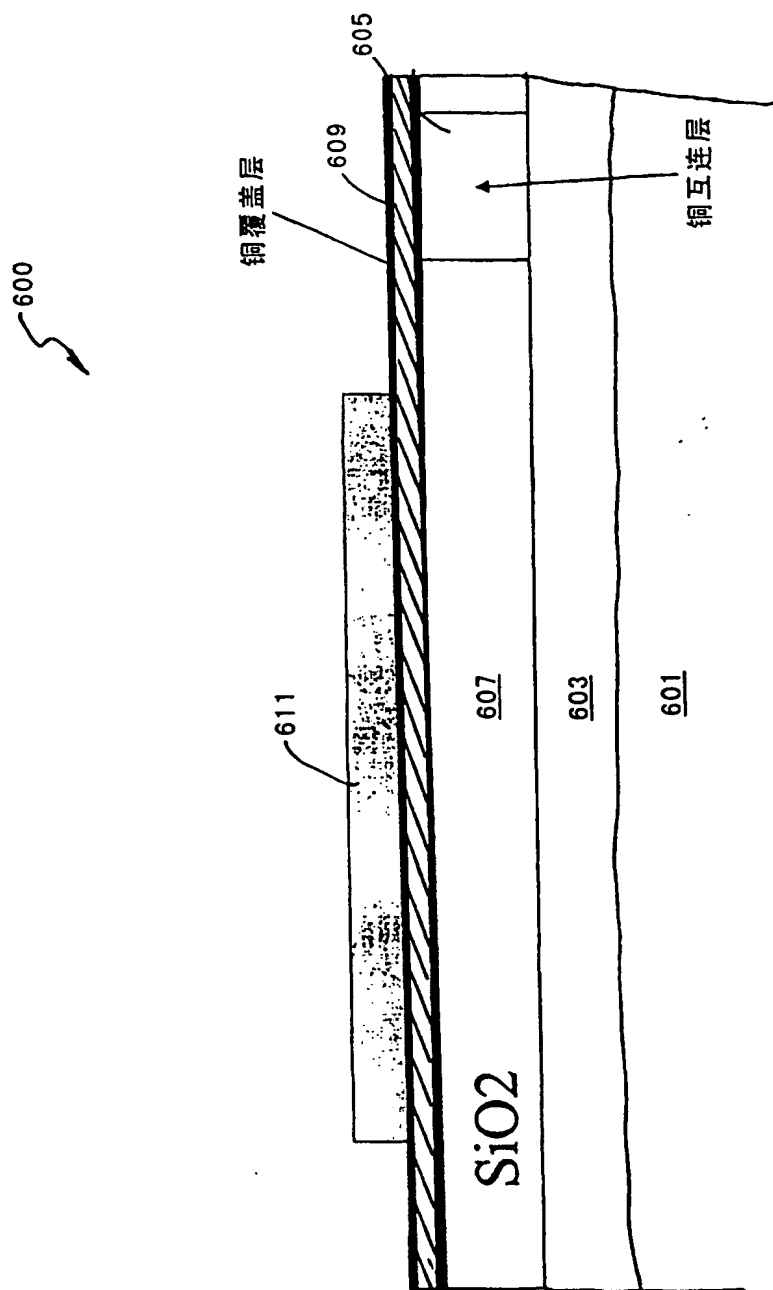


图6

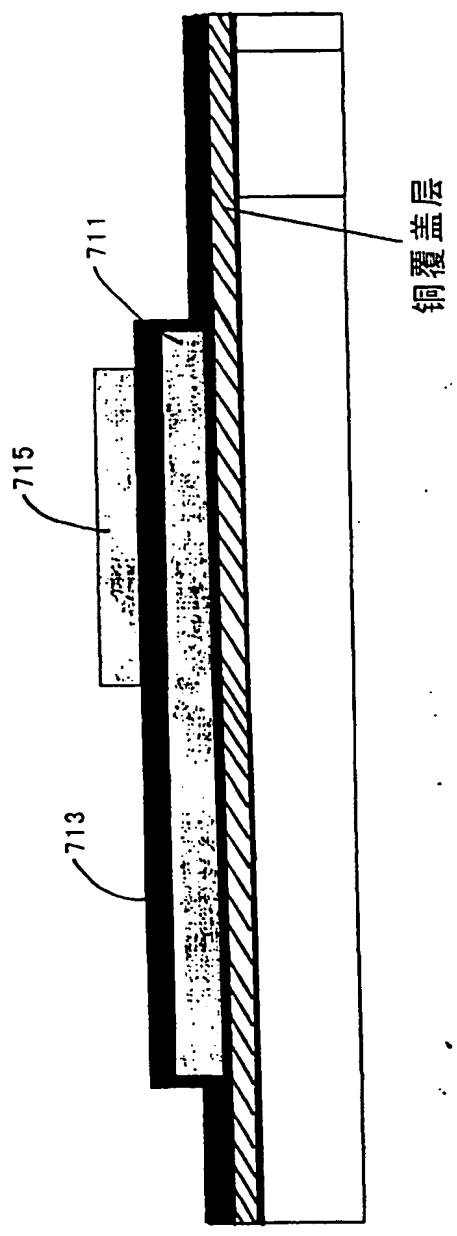


图7

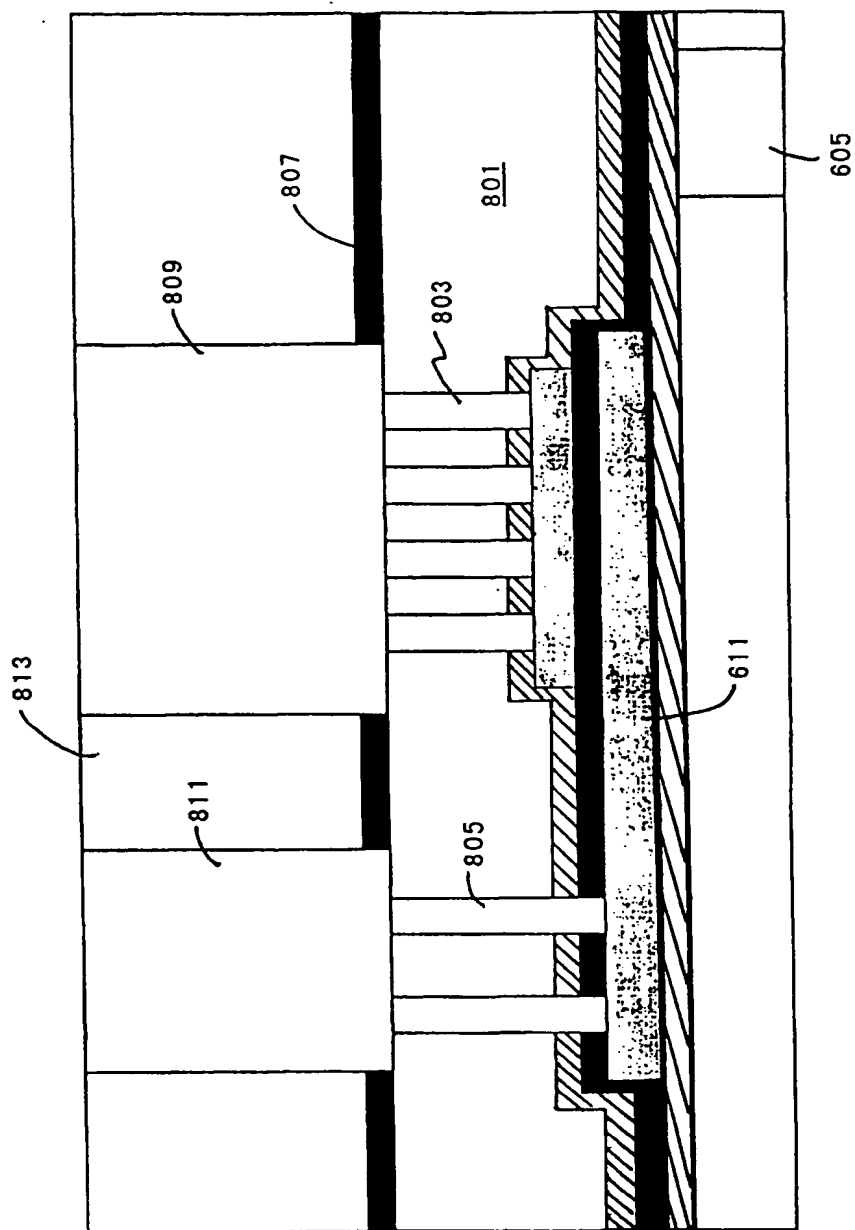


図 8

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.